



سیستم‌های دیجیتال ۲

اسلاید ۶

سازمان ورودی - خروجی I/O

محمد رضا رازقی زاده



رئوس مطالب

Peripheral Devices

دستگاه‌های جانبی

Input Output Interface

واسط ورودی/خروجی

Asynchronous Data Transfer

انتقال داده به صورت آسنکرون

Modes of Transfer

حالت‌های انتقال

Priority Interrupts

وقفه‌های اولویت‌دار

Direct Memory Access (DMA)

دسترسی مستقیم به حافظه



دستگاه های ورودی و خروجی

واسطه ارتباط کامپیوتر با دنیای خارج

دستگاه های جانبی

دستگاه های ورودی و خروجی

وظیفه آن ارسال/دریافت داده به/از کامپیوتر جهت پردازش/نمایش نتایج نهایی برای کاربر است.

INPUT DEVICES



KEYBOARD



MOUSE



JOYSTICK



SCANNER



WEB CAMERA



MICROPHONE

OUTPUT DEVICES



MONITOR



PRINTER



SPEAKER



HEADPHONE



PROJECTOR



مدارات واسط

مهمترین تفاوت‌های بین دستگاه‌های ورودی / خروجی و کامپیوتر:

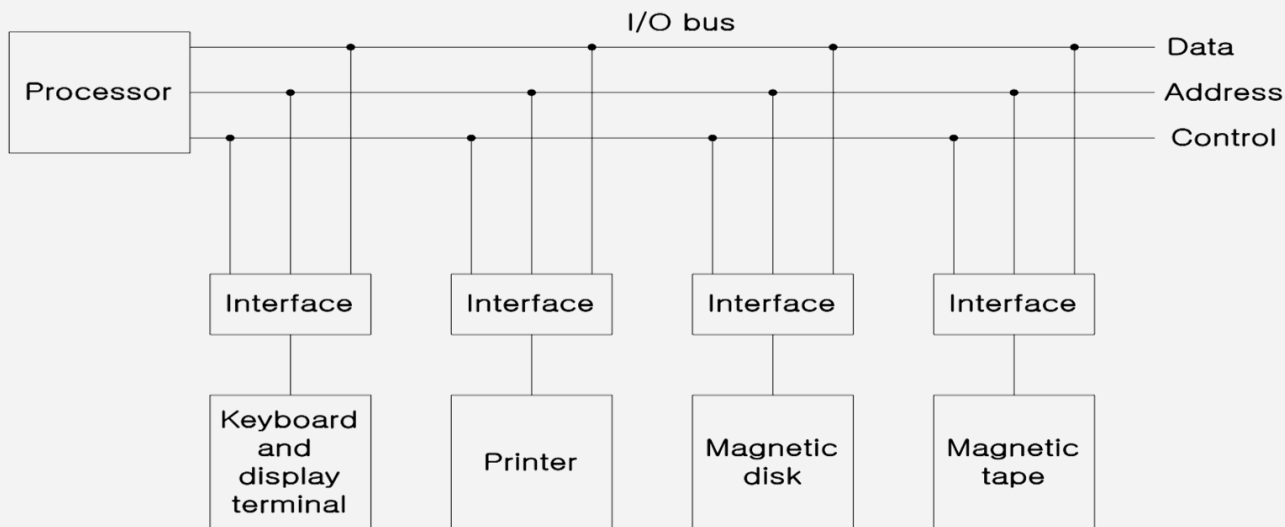
دستگاه‌های جانبی	کامپیوتر
الکترومکانیکی و الکترومغناطیسی	الکترونیکی
سرعت انتقال پایین	سرعت انتقال بالا
فرمت و کد مختص سخت افزار جانبی	فرمت و کد مختص معماری
شیوه کار متفاوت برای هر سخت افزار جانبی	طرز کار متناسب با معماری

مدارات واسط، پل ارتباطی بین دستگاه‌های ورودی/خروجی و کامپیوتر می‌باشند تا این تفاوت‌ها را از بین ببرند.



گذرگاه I/O

برای انتقال اطلاعات بین CPU و واسط‌ها و دستگاه‌های جانبی نیاز به گذرگاهی است. این گذرگاه I/O نامیده می‌شود.





کنترل و انتقال اطلاعات دستگاه های I/O

وقتي آدرسي فعال است، CPU کدهایي را بر روي خطوط کنترل (. (C.B ارسال مي کند (کد تابع).
واسطه ابتدا به اين کد پاسخ داده و سپس آن را اجرا مي کند. کد تابع در واقع همان فرمان I/O
است. يك واسط ممکن است چهار نوع فرمان را دریافت کند:

✓ **فرمان کنترلي:** عملیاتي که دستگاه ورودی-خروجی را فعال یا غیر فعال مي کند و مشخص مي کند
که چه عملی باید انجام شود، مانند جلو و عقب رفتن نوار

✓ **فرمان وضعیتی:** جهت تشخیص وضعیت مدارهای واسط و دستگاه های جانبی بکار مي رود، مانند
چک کردن وضعیت هایي همچون آزاد بودن دستگاه جانبی رای ارسال اطلاعات

✓ **فرمان ورود اطلاعات:** باعث مي شود واسطه داده هایي را که قبلا از دستگاه جانبی دریافت کرده و در
ثبات خود ذخیره کرده بر روي باس داده قرار داده شود.

✓ **فرمان خروج اطلاعات:** باعث مي شود واسطه داده هایي روي باس داده را به ۵ ثبات خود منتقل کند



ارتباط پردازنده با حافظه و دستگاه های I/O

باس های کامپیوتر برای ارتباط بین پردازنده، حافظه و واحدهای ورودی/خروجی به کار می روند. سه روش اصلی برای طراحی سیستم باس وجود دارد که هر کدام ویژگی ها و کاربردهای خاص خود را دارند:

(۱) استفاده از دو باس جداگانه

- در این روش، دو باس مستقل برای حافظه و واحدهای ورودی/خروجی در نظر گرفته می شود:
- ✓ **باس حافظه:** برای انتقال داده ها بین پردازنده و حافظه اصلی استفاده می شود.
- ✓ **باس ورودی/خروجی:** برای ارتباط پردازنده با دستگاه های ورودی/خروجی اختصاص دارد.
- ✓ یک **پردازنده ورودی/خروجی (I/O Processor)** نیز ممکن است به طور مستقل مدیریت دستگاه های I/O را بر عهده بگیرد.
- ✓ **مزایا:**
- ✓ عملکرد بهینه، زیرا تداخل بین عملیات حافظه و I/O به حداقل می رسد.
- ✓ **معایب:**
- ✓ پیچیدگی سخت افزار و هزینه بالاتر.



ارتباط پردازنده با حافظه و دستگاه های I/O

۲) استفاده از یک باس مشترک برای حافظه و ورودی/خروجی با خطوط کنترلی جداگانه

در این روش، یک باس مشترک برای ارتباط حافظه و ورودی/خروجی استفاده می‌شود، اما خطوط کنترلی برای حافظه و I/O جداگانه هستند.

✓ **دستورات ورودی/خروجی:** دستورات IN و OUT برای دسترسی به دستگاه‌های I/O به کار می‌روند.

✓ **دستورات حافظه:** دستورات MOV یا LD برای خواندن/نوشتن اطلاعات به حافظه استفاده می‌شوند.

✓ مزایا:

✓ امکان تفکیک عملیات حافظه و ورودی/خروجی با استفاده از خطوط کنترلی جداگانه.

معایب:

✓ نیاز به خطوط کنترلی بیشتر نسبت به روش سوم.



ارتباط پردازنده با حافظه و دستگاه های I/O

۳) استفاده از یک باس مشترک با خطوط کنترلی مشترک

در این روش، حافظه و ورودی/خروجی هر دو از یک باس و خطوط کنترلی مشترک استفاده می کنند.

✓ **دستورات مشترک:** دستورات MOV یا LD برای عملیات خواندن/نوشتن هم به حافظه و هم به دستگاه های I/O به کار می روند.

✓ **مزایا:**

✓ سادگی طراحی و کاهش تعداد خطوط کنترلی.

معایب:

✓ ممکن است سرعت سیستم در صورت ترافیک زیاد روی باس کاهش یابد.



تبادل (انتقال) اطلاعات

همگام‌سازی عملیات در کامپیوتر

برای هماهنگی عملیات داخلی کامپیوتر، از واحد تولیدکننده پالس ساعت (CP) Clock Pulse استفاده می‌شود. این واحد، پالس‌های منظم و دقیق تولید می‌کند تا زمان‌بندی عملیات در بخش‌های مختلف سیستم تضمین شود. دو نوع اصلی انتقال اطلاعات بر اساس نحوه استفاده از پالس ساعت وجود دارد:

(۱) انتقال سنکرون (همگام)

انتقال سنکرون زمانی رخ می‌دهد که مدارهای درگیر در انتقال اطلاعات از پالس ساعت یکسانی استفاده می‌کنند. این روش معمولاً در ارتباطات داخلی کامپیوتر مانند انتقال داده بین پردازنده و حافظه استفاده می‌شود.

✓ ویژگی‌ها:

- هماهنگی کامل بین واحدهای درگیر به دلیل استفاده از یک پالس ساعت مشترک.
- سرعت بالا به دلیل عدم نیاز به سیگنال‌های اضافی برای هماهنگی.

✓ محدودیت:

در بسیاری از موارد، امکان استفاده از یک پالس ساعت مشترک وجود ندارد.



تبادل (انتقال) اطلاعات

۲) انتقال آسنکرون (ناهمگام)

انتقال آسنکرون زمانی اتفاق می‌افتد که مدارهای درگیر از پالس ساعت مستقل و مجزا استفاده می‌کنند. در این حالت، برای هماهنگی زمان ارسال داده‌ها، سیگنال‌های اضافی بین واحدها مبادله می‌شوند.

مزایا:

• امکان انتقال داده بین واحدهایی که پالس ساعت مجزایی دارند.

معایب:

• پیچیدگی و تأخیر بیشتر نسبت به انتقال سنکرون به دلیل نیاز به سیگنال‌های اضافی برای هماهنگی.

روش‌های هماهنگی در انتقال آسنکرون:

۱. استفاده از پالس کنترلی (Strobe)

۲. استفاده از روش دست‌دهی (Handshaking)

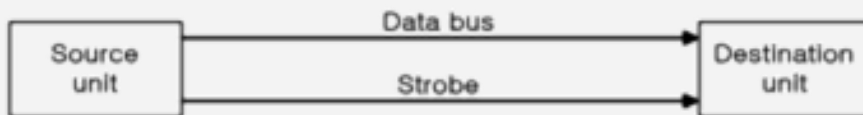
انتخاب بین انتقال سنکرون و آسنکرون بستگی به طراحی سیستم و نیازهای عملیاتی دارد. انتقال سنکرون برای سرعت بالا و ساده‌تر مناسب است، در حالی که انتقال آسنکرون انعطاف بیشتری در ارتباط واحدهای مختلف با پالس‌های مستقل فراهم می‌کند.



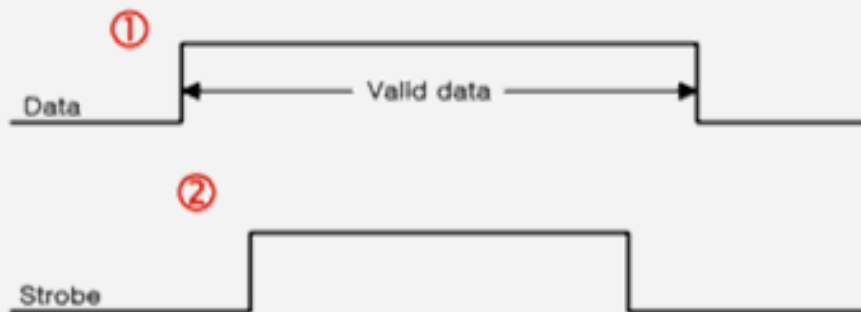
تبادل (انتقال) تبادل داده با سیگنال کنترلی Strobe

در این روش، تنها يك سیگنالي كنترلي به نام Strobe براي تبادل داده لازم است كه اين سیگنال ممكن است از طرف مبدا يا مقصد فعال شود.

الف) فعال شونده توسط مبدأ: زمانی فعال می شود که داده بر روی خطوط انتقالی باشد.



(a) Block diagram

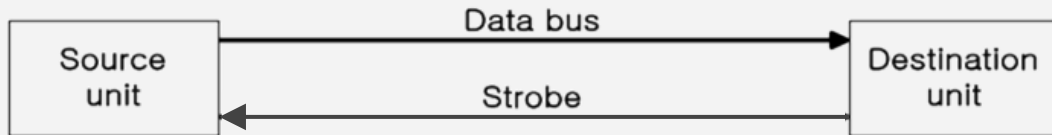


(b) Timing diagram

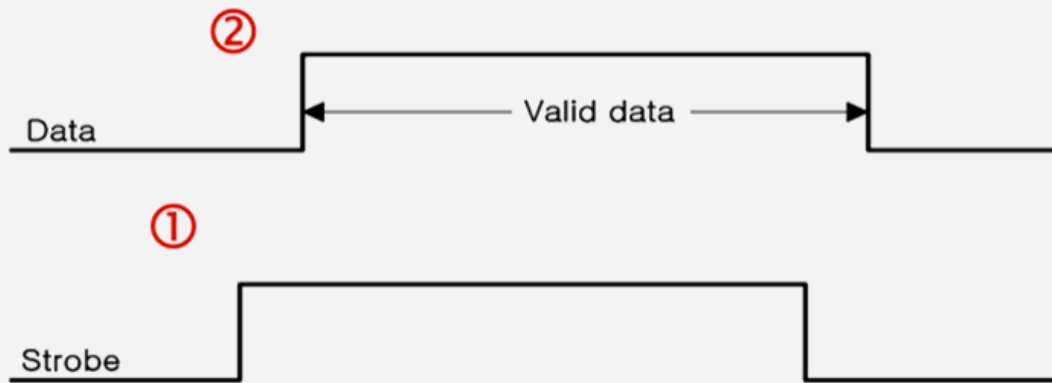


تبادل (انتقال) تبادل داده با سیگنال کنترلی Strobe

(ب) فعال شونده توسط مقصد: زمانی فعال می شود، که دستگاه آماده دریافت اطلاعات باشد.



(a) Block diagram



(b) Timing diagram



تبادل (انتقال) تبادل داده با سیگنال کنترلی Strobe

✓ از روش Strobe جهت انتقال داده بین CPU و حافظه یا واسطه ها استفاده می شود.

✓ **فعال شونده توسط مبدأ** مانند حالتی است که CPU می خواهد اطلاعاتی را در حافظه ثبت کند

✓ **فعال شونده توسط مقصد** مانند حالتی است که CPU می خواهد اطلاعاتی را از حافظه بخواند.



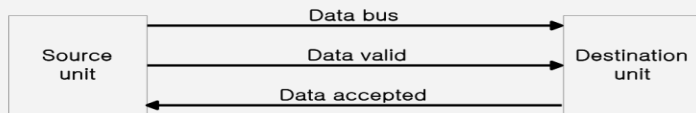
روش دست دهی (Handshaking)

الف) شروع عملیات توسط مبدا :

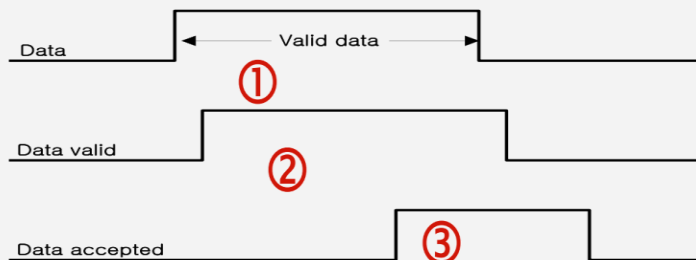
✓ مبدا داده را بر روی گذرگاه قرار می دهد

✓ يك سيگنال اعتبار داده را نیز بر روی گذرگاه قرار می دهد.

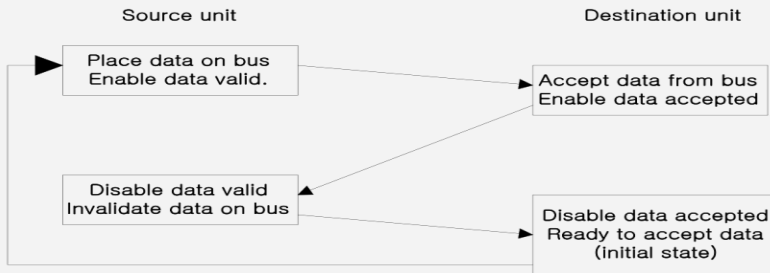
✓ هنگامی که مقصد داده را دریافت کرد، يك سيگنال دریافت داده را ارسال می کند.



(a) Block diagram



(b) Timing diagram



(c) Sequence of events

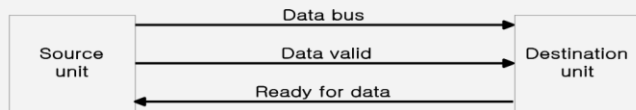




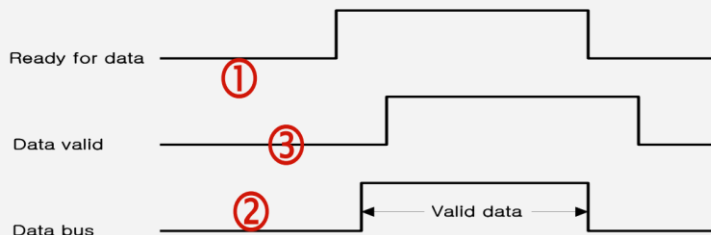
روش دست دهی (Handshaking)

(ب) شروع عملیات توسط مقصد:

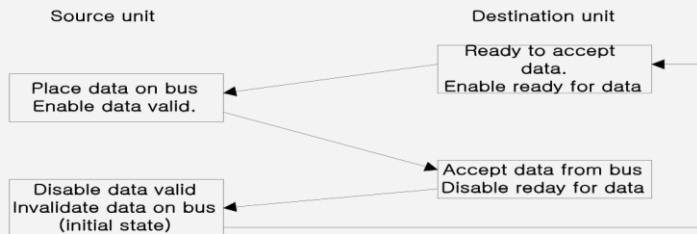
- ✓ مقصد سیگنال آماده برای داده را ارسال می کند.
- ✓ مبدا داده را به همراه سیگنال اعتبار داده روی گذرگاه قرار می دهد.
- ✓ مقصد پس از دریافت، سیگنال آماده برای داده را به نشانه دریافت داده غیر فعال می کند.



(a) Block diagram



(b) Timing diagram



(c) Sequence of events





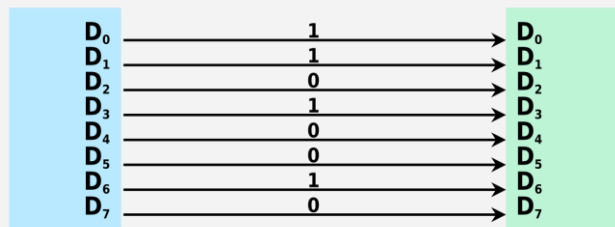
انتقال سریال آسنکرون (ناهمگام)

- ✓ انتقال داده به دو صورت سریال و موازی انجام می شود.
- ✓ در انتقال موازی، از n خط برای انتقال n بیت داده استفاده می شود.
- ✓ در انتقال سریال، بیت ها یکی یکی منتقل می گردند.
- ✓ انتقال سریال **کندتر بوده** اما **قابل** ارسال به **فاصله های طولانی** می باشد.
- ✓ انتقال موازی، **سریعتر بوده** اما تنها در **فاصله های کوتاه** قابل استفاده است.

Parallel interface example

Transmitter (TX)

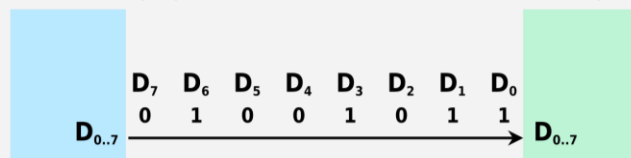
Receiver (RX)



Serial interface example

Transmitter (TX)

Receiver (RX)





-
- The diagram shows a digital signal waveform. The signal starts at a high level, then drops to a low level for the start bit. It then returns to high and drops again for each bit of the character: 1 (low), 1 (low), 0 (high), 0 (high), 0 (high), 1 (low), 0 (high), and 1 (low). Finally, it returns to high for the stop bit. Brackets above the waveform group the bits into four sections: ① (start bit), ② (first two character bits), ③ (next five character bits), and ④ (stop bit). Labels below the waveform identify the 'Start bit', 'Character bits', and 'Stop bit' sections.



مثال

ترمينالي با سرعت ۱۰ حرف بر ثانيه اقدام به ارسال سري اطلاعات مي نمايد. هر حرف شامل يك بيت شروع، هفت بيت داده، يك بيت توازن و دو بيت پاياني مي باشد.

✓ نرخ انتقال داده: تعداد بيتهاي انتقالي در واحد زمان

✓ نرخ انتقال (Baud Rate) = حرف ۱۰ * ۱۱ بيت در هر حرف = ۱۱۰

به سرعت انتقال اطلاعات سريال Baud Rate گفته مي شود كه مشخص كننده تعداد بيتهاي ارسالي در واحد ثانيه است. يك يا دو بيت در وضعيت يك قرار مي گيرد.



شیوه های انتقال

تبادل اطلاعات بین حافظه و دستگاه‌های جانبی برای انتقال اطلاعات بین حافظه و دستگاه‌های جانبی، نیاز است که داده‌ها از دستگاه‌های جانبی به حافظه منتقل شوند یا از حافظه به دستگاه‌های جانبی ارسال شوند. این فرآیند به سه روش اصلی انجام می‌شود:

روش I/O برنامه ریزی شده (Programmed I/O)

در این روش، پردازنده مستقیماً درگیر فرآیند انتقال اطلاعات است:

- داده‌ها ابتدا از دستگاه جانبی به پردازنده منتقل می‌شوند.
- سپس پردازنده اطلاعات را به حافظه ارسال می‌کند.

ویژگی‌ها: کنترل کامل انتقال توسط پردازنده. محدودیت: زمان پردازنده به شدت اشغال می‌شود و کارایی کاهش می‌یابد.



شیوه های انتقال

تبادل اطلاعات بین حافظه و دستگاه‌های جانبی برای انتقال اطلاعات بین حافظه و دستگاه‌های جانبی، نیاز است که داده‌ها از دستگاه‌های جانبی به حافظه منتقل شوند یا از حافظه به دستگاه‌های جانبی ارسال شوند. این فرآیند به سه روش اصلی انجام می‌شود:

۱. روش I/O برنامه ریزی شده (Programmed I/O)

در این روش، پردازنده مستقیماً درگیر فرآیند انتقال اطلاعات است:

- داده‌ها ابتدا از دستگاه جانبی به پردازنده منتقل می‌شوند.
- سپس پردازنده اطلاعات را به حافظه ارسال می‌کند.

ویژگی‌ها: کنترل کامل انتقال توسط پردازنده.

محدودیت: زمان پردازنده به شدت اشغال می‌شود و کارایی کاهش می‌یابد.



شیوه های انتقال

۲. روش وقفه دهنده (interrupt)

- در این روش، دستگاه جانبی از مکانیسم وقفه برای هماهنگی با پردازنده استفاده می‌کند:
- هر زمان که داده آماده انتقال باشد، دستگاه جانبی سیگنال وقفه‌ای به پردازنده ارسال می‌کند.
 - پردازنده به درخواست وقفه پاسخ داده و اطلاعات را بین دستگاه و حافظه منتقل می‌کند.

ویژگی‌ها:

- پردازنده تنها در زمان نیاز به انتقال داده درگیر می‌شود.

مزیت:

- کارایی بالاتر نسبت به روش برنامه‌ریزی‌شده، زیرا پردازنده می‌تواند در زمان انتظار به کارهای دیگر بپردازد.

۳. روش دسترسی مستقیم به حافظه (DMA)

- در این روش، انتقال اطلاعات به صورت مستقیم بین دستگاه جانبی و حافظه انجام می‌شود:
- دستگاه جانبی از یک کنترلر DMA برای انتقال داده استفاده می‌کند.
 - پردازنده تنها انتقال را آغاز کرده و سپس عملیات به صورت مستقل انجام می‌شود.

ویژگی‌ها:

- پردازنده به حداقل درگیری نیاز دارد.

مزایا:

- سرعت و کارایی بالا، به خصوص در انتقال حجم بالای داده.



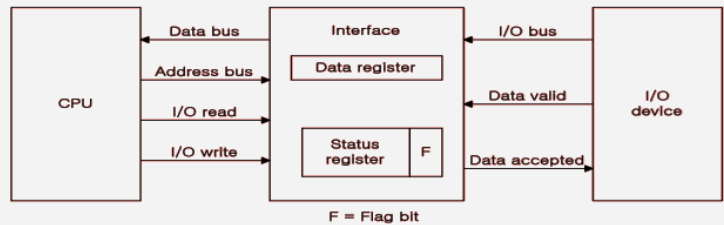
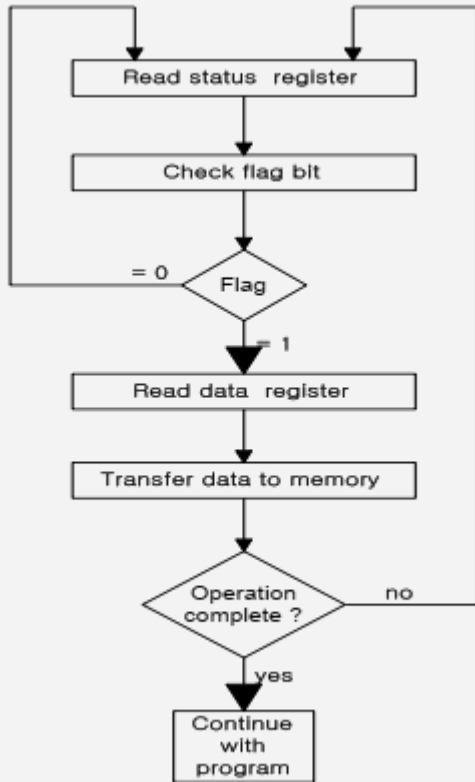
روش برنامه ریزی شده

روش برنامه ریزی شده

- ✓ با استفاده از دستورات برنامه نویسی شده
- ✓ انتقال از I/O به پردازنده و سپس از پردازنده به حافظه
- ✓ دستگاه I/O داده خود را به واسط می دهد و واسط آن را به پردازنده تحویل می دهد و یا پردازنده داده را به واسط می دهد و واسط داده را برای دستگاه I/O می فرستد.
- ✓ مراحل انتقال داده از دستگاه I/O به پردازنده:
 - دستگاه I/O داده را بر روی خط ارتباطی با واسط قرار می دهد و سیگنال اعتبار داده را فعال می کند.
 - واسط داده را دریافت کرده و در ثبات داده خود قرار می دهد و سیگنال دریافت داده را برای دستگاه ورودی/ خروجی ارسال می کند.
 - واسط ثبات وضعیت خود را تغییر می دهد تا پردازنده متوجه آماده بودن داده شود.
 - سپس پردازنده داده را از ثبات داده واسط دریافت کرده و ثبات وضعیت آن را به حالت اولیه تغییر می دهد.



انتقال اطلاعات از طریق روش برنامه ریزی شده





معایب روش I/O برنامه ریزی شده

- ✓ پردازنده بطور دائم در حال بررسی بیت پرچم می باشد.
- ✓ باعث هدر رفتن زمان پردازنده می شود.
- ✓ اگر تعداد دستگاهها زیاد باشد، انتظار هر يك از دستگاهها برای سرویس گیری زیاد می باشد.
- ✓ بین دستگاه ها و حافظه ارتباط مستقیم وجود ندارد.



ورودي / خروجي وقفه دهنده

- در سیستم معمولي تعدادي دستگاه ورودي-خروجي به کامپیوتر متصل مي باشند. هرکدام که نیاز به سرویس دهی داشته باشند پیغامی به نام وقفه را برای پردازنده ارسال مي کنند.
- وقفه برای جلوگیری از هدر رفتن، وقت پردازنده است.
- اولین وظیفه يك سیستم وقفه، تشخیص دستگاه تقاضا کننده وقفه مي باشد.
- در صورتیکه همزمان بیش از يك دستگاه تقاضاي وقفه نموده باشد، سیستم وقفه باید تصمیم بگیرد که اول به کداميك از آنها سرویس بدهد.
- معمولاً به دستگاه هاي سریع همانند دیسک اولویت بالاتري نسبت به دستگاه هاي کند همانند صفحه کلید تعلق مي گیرد.
- انواع روش اولویت وقفه :
 - ✓ سرکشی
 - ✓ زنجیره اي
 - ✓ موازي



ورودي / خروجي وقفه دهنده

▪ تولید آدرس برنامه روال سرویس دهی وقفه به دو صورت انجام می شود :

✓ (Vectored Interrupt) وقفه برداری

✓ (Nonvectored Interrupt) وقفه غیربرداری

✓ در وقفه برداری، آدرس سرویس دهی وقفه توسط سخت افزار وقفه دهنده مشخص می شود،

اما در وقفه غیربرداری، آدرس پرش در هنگام وقوع وقفه همواره محل ثابتی از حافظه است.



اولویت وقفه سرکشی

- ✓ در این روش برای تعیین اولویت سرویس دهی به دستگاه ها، پردازنده تمام دستگاهها را بررسی می کند.
- ✓ این روش در واقع همان روش نرم افزاری است.
- ✓ این روش کارایی چندانی ندارد، زیرا پردازنده مدام باید دستگاه ها را بررسی کند.
- ✓ اولویت آنها توسط پردازنده تعیین می شود.
- ✓ هر دستگاهی که اولویت وقفه بالاتری داشته باشد، زودتر بررسی می شود.

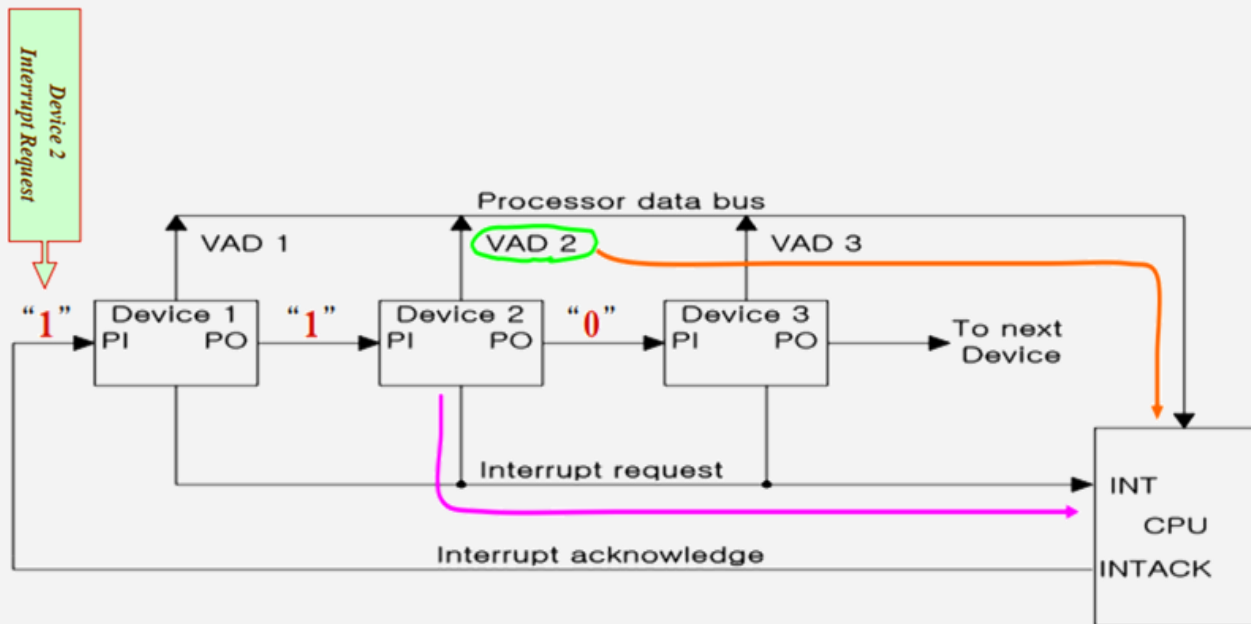


اولویت وقفه زنجیره ای

- این روش یکی از روشهای سخت افزاری است، که عیب اتلاف زمان روش سرکشی را ندارد.
- در این روش هر دستگاه يك ورودی و سه خروجی دارد.
- ✓ یکی از خروجی ها، تقاضای وقفه است که از دستگاه به پردازنده ارسال می شود.
- ✓ یکی دیگر از خروجی ها، آدرس روتین سرویس دهی به دستگاه است که برای پردازنده ارسال می شود و تعیین می نماید که پردازنده برای سرویس دادن به آن دستگاه باید چه دستوراتی را اجرا کند.
- پس از اینکه پردازنده تقاضای وقفه را دریافت کرد، سیگنالی را ارسال می کند تا دستگاه مربوطه، آدرس روتین سرویس دهی مربوط به خود را به پردازنده ارسال کند.
- این سیگنال ابتدا به دستگاهی ارسال می شود، که اولویت بیشتری داشته باشد.
- اگر این دستگاه درخواست وقفه نداده باشد، سیگنال دریافتی از پردازنده را به دستگاه بعدی ارسال می کند



اولویت وقفه زنجیره ای



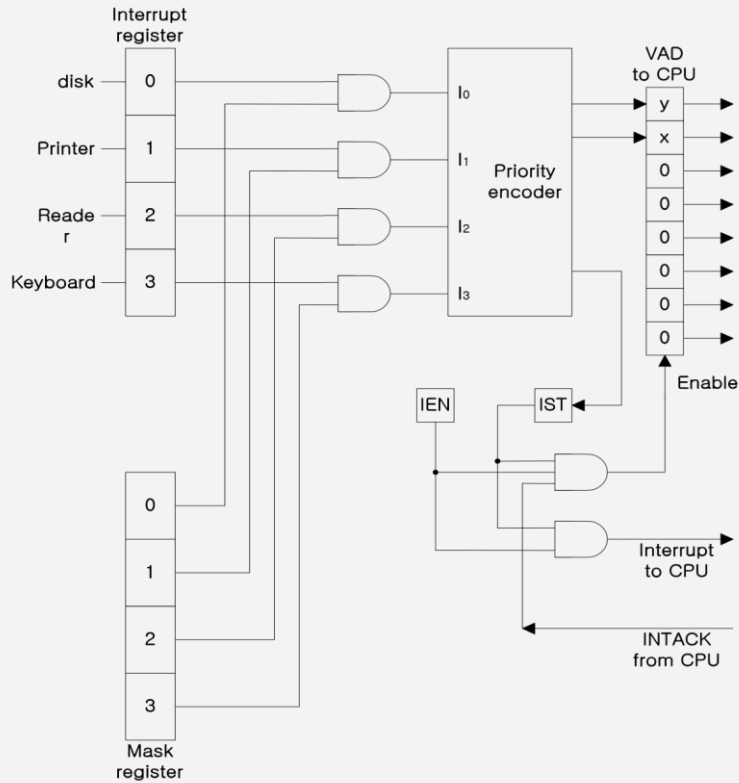


اولویت موازی

- این روش یکی از روشهای سخت افزاری است
- در این روش ثابتی به نام ثابت وقفه وجود دارد که هر بیت آن، نشاندهنده وقفه از طرف یک دستگاه جانبی می باشد.
- ثابتی به نام ثابت ماسک برای پوشش اثر هر یک از درخواست ها وجود دارد.
- بیت های این دو ثابت با هم and می شوند و به یک انکدر اولویت دار وارد می شوند. این انکدر، تولید آدرس برنامه وقفه را به عهده دارد.
- اگر وقفه ای وجود نداشته باشد، رمزگذار فلیپ فلاپ IST صفر می شود.
- فلیپ فلاپ IEN در صورتی که یک باشد، اجازه می دهد تا از پردازنده تقاضا وقفه شود.
- ثابت ماسک می تواند بعضی از وقفه ها را اجازه دهد و بعض دیگر را پوشش دهد.

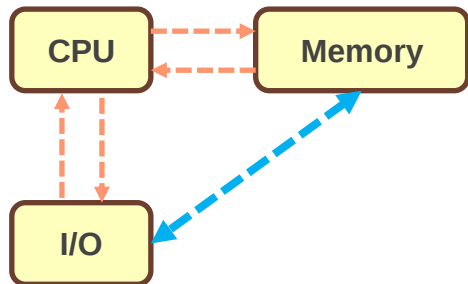


اولویت موازي





دسترسی مستقیم به حافظه (Direct Memory Access-DMA)

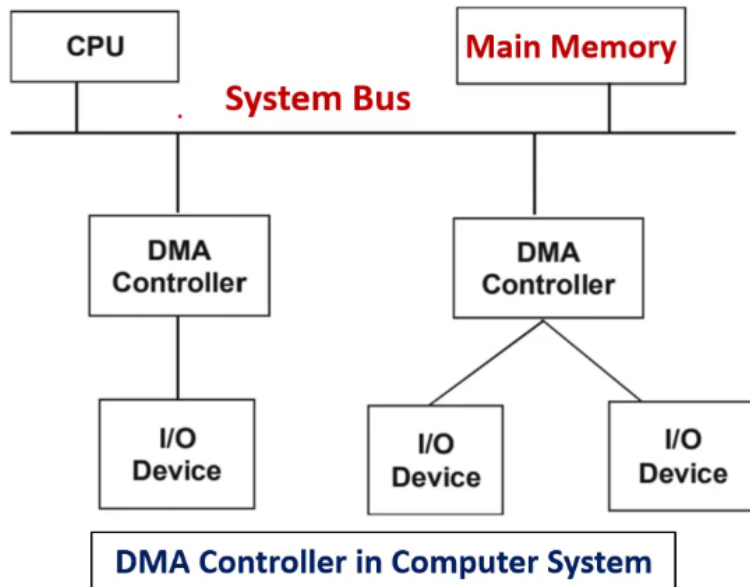


- DMA مخفف Direct Memory Access (دسترسی مستقیم به حافظه) است.
- DMA فرآیندی است که انتقال داده بین حافظه و دستگاه ورودی/خروجی (I/O) را بدون نیاز یا با دخالت محدود CPU در طول انتقال داده امکان‌پذیر می‌سازد.

▪ اجازه می‌دهد یک دستگاه جانبی بدون عبور از CPU داده‌ها را از حافظه بخواند یا در آن بنویسد.	مزایا
	▪ پردازش سریع‌تر را ممکن می‌سازد زیرا پردازنده می‌تواند روی وظایف دیگری کار کند در حالی که دستگاه جانبی حافظه را پر می‌کند.
▪ نیاز به یک کنترلر DMA برای انجام عملیات دارد که هزینه سیستم را افزایش می‌دهد. ▪ مشکلات همخوانی کش (Cache Coherence) ممکن است رخ دهد.	معایب

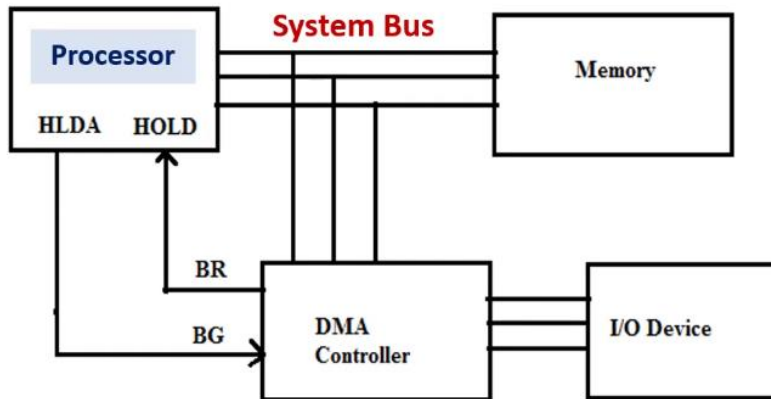


دسترسی مستقیم به حافظه (Direct Memory Access-DMA)



- کنترلر DMA یک رابط بین باس و دستگاه‌های ورودی/خروجی فراهم می‌کند.
- اگرچه داده‌ها را بدون مداخله پردازنده منتقل می‌کند، اما توسط پردازنده کنترل می‌شود.
- پردازنده کنترلر DMA را با ارسال **آدرس شروع، تعداد کلمات در بلوک داده و جهت انتقال داده** (یعنی از دستگاه‌های ورودی/خروجی به حافظه یا از حافظه اصلی به دستگاه‌های ورودی/خروجی) راه‌اندازی می‌کند.
- بیش از یک دستگاه خارجی می‌تواند به کنترلر DMA متصل شود.

دسترس‌ی مستقیم به حافظه (Direct Memory Access-DMA)



- ابتدا، کنترلر DMA با یک کردن سیگنال خط (BR) Bus Request یک درخواست ارسال می‌کند.
- وقتی پردازنده سیگنال یک را از HOLD دریافت می‌کند، ابتدا چرخه ماشینی فعلی را تکمیل می‌کند که چند کلاک طول می‌کشد و سپس سیگنال HLDA را به کنترلر DMA ارسال می‌کند.
- پس از دریافت سیگنال HLDA از پردازنده از طریق پایه (BG) Bus Grant کنترلر DMA کنترلر باس سیستم را در دست می‌گیرد و داده‌ها را مستقیماً بین حافظه و دستگاه ورودی/خروجی (I/O) بدون دخالت پردازنده منتقل می‌کند.
- در طول عملیات DMA، پردازنده آزاد است که وظایف بعدی را انجام دهد که نیازی به باس سیستم ندارد.
- در پایان انتقال داده، کنترلر DMA درخواست را با ارسال سیگنال صفر به پایه HOLD خاتمه می‌دهد و پردازنده با پایین آوردن HLDA دوباره کنترلر باس سیستم را به دست می‌گیرد.



دسترسی مستقیم به حافظه (Direct Memory Access-DMA)

- در مدت زمان انتقال DMA، پردازنده تنها می‌تواند عملیاتی را انجام دهد که نیاز به دسترسی به باس سیستم ندارند، به این معنی که پردازنده عمدتاً در **حالت مسدود** خواهد بود.
- مدت زمانی که پردازنده در حالت مسدود باقی می‌ماند یا به عبارت دیگر، مدت زمانی که پردازنده کنترل باس‌های سیستم را به کنترلر DMA می‌دهد، در واقع به حالت‌های انتقال DMA بستگی دارد. پس از آن، پردازنده دوباره کنترل باس‌های سیستم را از DMA به دست خواهد گرفت.

✓ **زمان آماده‌سازی:** این زمان برای پر کردن بافر DMA استفاده می‌شود.

✓ در زمان آماده‌سازی، CPU آزاد است که برنامه‌های دیگر را اجرا کند.

✓ بنابراین در زمان آماده‌سازی، CPU در **حالت مشغول** است.

✓ **زمان انتقال:** این زمان برای انتقال داده از DMA به حافظه اصلی استفاده می‌شود.

✓ در زمان انتقال، CPU از دسترسی به باس سیستم محروم است.

✓ بنابراین در زمان انتقال، CPU در حالت **مسدود (Blocked)** قرار دارد.

▪ چندین مد مختلف برای انتقال داده DMA وجود دارد که از جمله آن‌ها عبارتند از:

▪ **مد Burst**

▪ **مد Cycle Stealing**



دسترسی مستقیم به حافظه (Direct Memory Access-DMA)

▪ مد Burst:

- در این مد، حجم بزرگی از داده‌ها (کل داده یا بلوک‌های حاوی داده) پیش از بازگشت کنترل باس‌ها به پردازنده، به صورت یکجا توسط کنترلر DMA منتقل می‌شود. این روش سریع‌ترین حالت انتقال DMA محسوب می‌شود، زیرا داده‌ها به صورت انبوه و یکباره منتقل می‌شوند. به دلیل انتقال حجم زیادی از داده در یک مرحله، **زمان انتقال به شکل قابل توجهی کاهش پیدا می‌کند.**

▪ حالت Cycle Stealing (سرقت چرخه):

- یک دستگاه ورودی/خروجی کند (Slow IO) برای آماده‌سازی داده‌ها به زمان نیاز دارد و در این مدت پردازنده کنترل باس‌ها را در اختیار دارد.
- هنگامی که داده یا کلمه آماده شود، پردازنده کنترل باس‌های سیستم را برای یک چرخه به کنترلر DMA واگذار می‌کند، که در طی آن کلمه آماده‌شده به حافظه منتقل می‌شود.
- در مقایسه با حالت Burst، **این حالت کندتر است،** زیرا تنها زمانی که دستگاه ورودی/خروجی در حال آماده‌سازی داده‌ها است، زمان کمتری مورد استفاده قرار می‌گیرد.



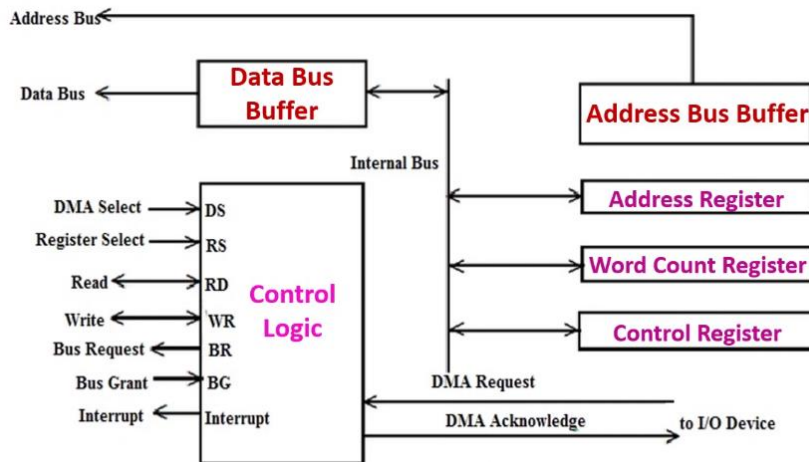
دسترسی مستقیم به حافظه (Direct Memory Access-DMA)

تفاوت بین انتقال ورودی/خروجی کنترل شده توسط برنامه و انتقال DMA:

انتقال ورودی/خروجی کنترل شده توسط برنامه	انتقال ورودی/خروجی کنترل شده توسط DMA
انتقال داده تحت کنترل نرم افزار است.	انتقال داده تحت کنترل سخت افزار است.
سرعت انتقال داده کند است.	سرعت انتقال داده سریع است.
سخت افزار اضافی نیاز ندارد.	برای انتقال داده، کنترلر DMA مورد نیاز است.
CPU در کل فرآیند انتقال داده دخالت دارد.	در کل فرآیند انتقال داده دخالت ندارد.
داده ها هنگام انتقال از طریق پردازنده عبور می کنند.	داده ها هنگام انتقال از طریق پردازنده عبور نمی کنند.
برای انتقال داده های کوچک استفاده می شود.	برای انتقال داده های بزرگ استفاده می شود.



اجزاء و بخش‌های مختلف DMA



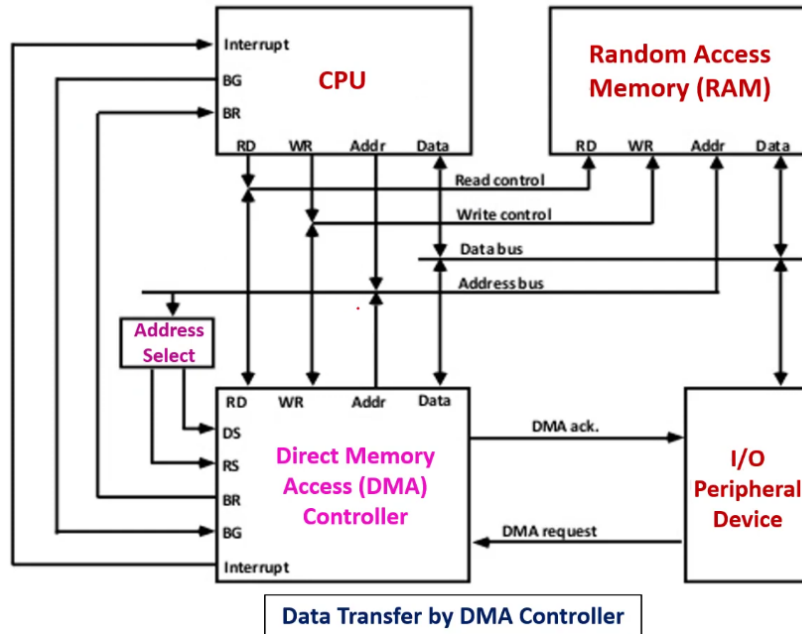
- کنترلر DMA شامل یک واحد آدرس‌دهی است که برای تولید آدرس‌ها و انتخاب دستگاه ورودی/خروجی برای انتقال داده استفاده می‌شود.
- همچنین دارای یک واحد کنترل و شمارنده داده است که وظیفه شمارش تعداد بلوک‌های منتقل‌شده و مشخص کردن جهت انتقال داده را بر عهده دارد.
- وقتی انتقال داده به پایان می‌رسد، DMA با ارسال یک وقفه (Interrupt) پردازنده را مطلع می‌کند.

کنترلر DMA دارای سه ثبت است:

- **ثبت آدرس (Address Register):** شامل آدرس محل موردنظر در حافظه برای انتقال داده است.
- **ثبت شمارش کلمات (Word Count Register):** تعداد کلماتی که باید منتقل شوند را مشخص می‌کند.
- **ثبت کنترلر (Control Register):** حالت انتقال داده را تعیین می‌کند.



اجزاء و بخش‌های مختلف DMA





اجزاء و بخش‌های مختلف DMA

- شکل اسلاید قبل دیاگرام بلوکی یک کنترلر DMA معمولی را نشان می‌دهد. این واحد از طریق گذرگاه داده و خطوط کنترل با پردازنده اصلی (MP) ارتباط برقرار می‌کند.
 - **رجیسترهای DMA توسط MP از طریق گذرگاه آدرس انتخاب می‌شوند؛** این کار با فعال کردن ورودی‌های DS (انتخاب DMA) و RS (انتخاب رجیستر) انجام می‌شود.
 - ورودی‌های RD (خواندن) و WR (نوشتن) دوطرفه هستند.
 - وقتی ورودی (BG) Bus Grant برابر با ۰ باشد، MP می‌تواند از طریق گذرگاه داده با رجیسترهای DMA ارتباط برقرار کرده و داده‌ها را از این رجیسترها بخواند یا در آن‌ها بنویسد.
 - وقتی BG برابر با ۱ باشد، پردازنده کنترل گذرگاه‌های سیستم را در اختیار ندارد و DMA می‌تواند مستقیماً با حافظه ارتباط برقرار کند؛ این کار با مشخص کردن یک آدرس در گذرگاه آدرس و فعال کردن کنترل‌های RD یا WR انجام می‌شود.
- کنترلر DMA شامل سه رجیستر اصلی است:**

۱. رجیستر آدرس:

- ✓ این رجیستر آدرس مکان موردنظر در حافظه را مشخص می‌کند.
- ✓ بیت‌های آدرس از طریق بافرهای گذرگاه به گذرگاه آدرس ارسال می‌شوند.
- ✓ این رجیستر پس از انتقال هر کلمه به حافظه، افزایش می‌یابد.

۲. رجیستر شمارش کلمه:

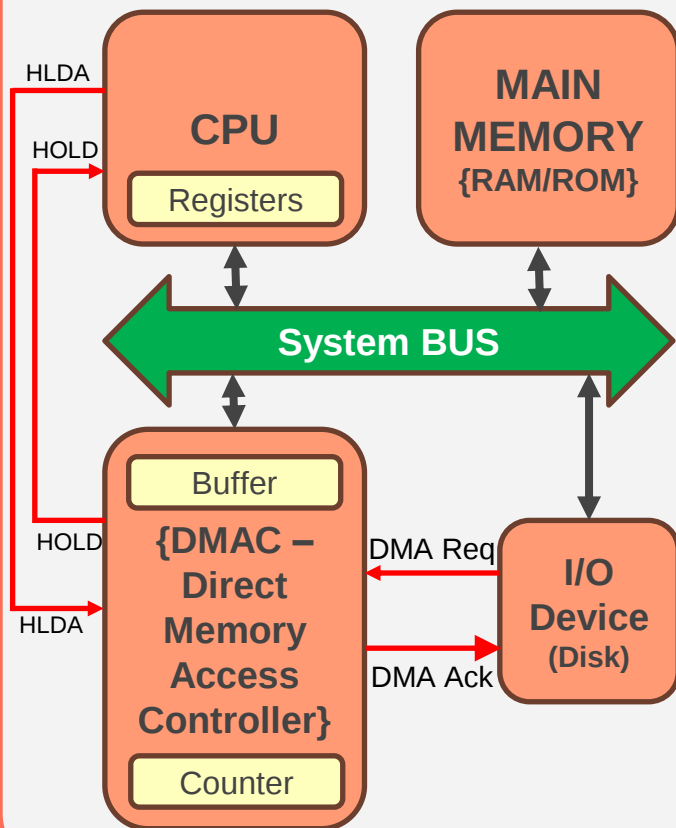
- ✓ تعداد کلماتی که باید منتقل شوند را نگه می‌دارد.
- ✓ این رجیستر پس از انتقال هر کلمه یک واحد کاهش یافته و بررسی می‌کند که صفر شده یا نه.

۳. رجیستر کنترل:

- ✓ مد انتقال داده را مشخص می‌کند.



چگونگی عملکرد DMA

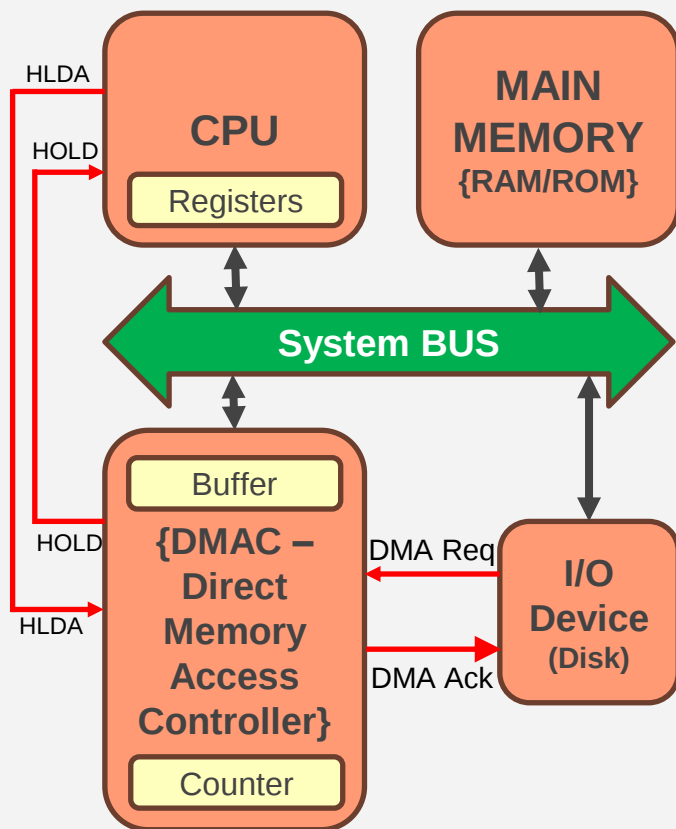


دسترسی مستقیم به حافظه (DMA) امکان انتقال داده‌ها بین دستگاه‌های ورودی/خروجی و حافظه اصلی را بدون دخالت مداوم CPU فراهم می‌کند. این فرآیند را می‌توان در ۸ مرحله توصیف نمود:

دسترسی مستقیم به حافظه (DMA) امکان انتقال داده‌ها بین دستگاه‌های ورودی/خروجی و حافظه اصلی را بدون دخالت مداوم CPU فراهم می‌کند. این فرآیند را می‌توان در ۸ مرحله توصیف نمود.



چگونگی عملکرد DMA



مرحله ۱: تولید دستور ورودی/خروجی توسط CPU

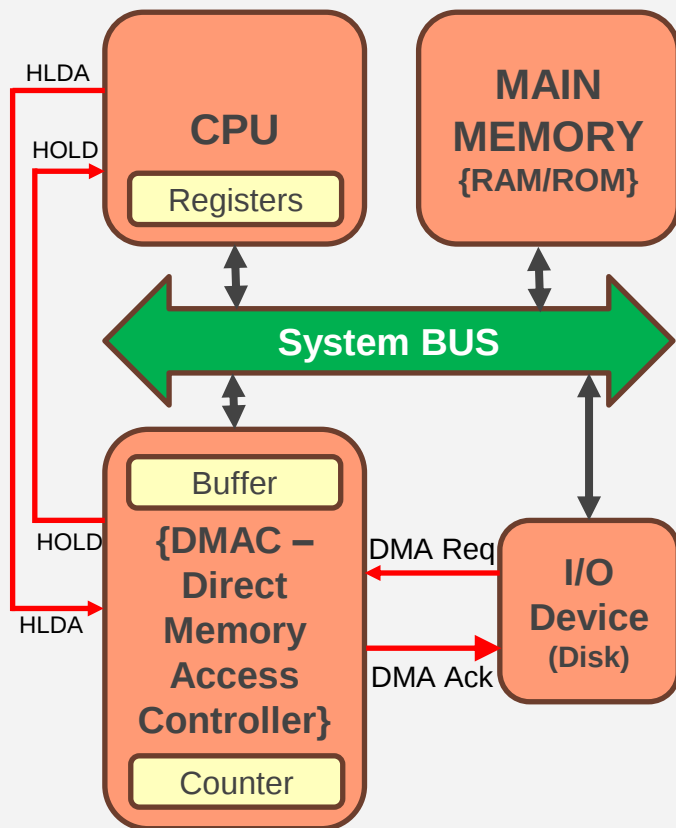
CPU فرآیند انتقال را با تولید یک دستور ورودی/خروجی (I/O) و قرار دادن آن روی گذرگاه سیستم آغاز می‌کند. این دستور شامل موارد زیر است:

- **شماره پورت:** دستگاه ورودی/خروجی (مانند دیسک) را مشخص می‌کند.
- **آدرس حافظه:** محل دقیق در حافظه اصلی که داده باید به آن منتقل شود.
- **تعداد:** تعداد بایت‌هایی که باید منتقل شوند. شمارنده‌ای با هر بایت منتقل شده کاهش می‌یابد تا به صفر برسد.
- **سیگنال کنترلی:** نوع عملیات (خواندن یا نوشتن) را تعیین می‌کند.

پس از ارسال دستور به کنترلر DMA، وظیفه CPU تمام می‌شود و می‌تواند به انجام وظایف دیگر بپردازد.



چگونگی عملکرد DMA

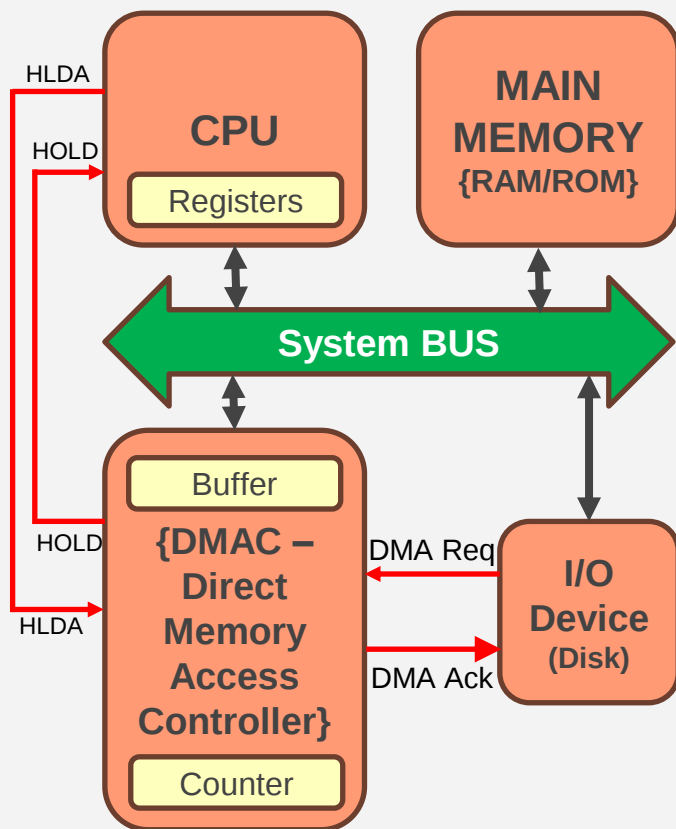


مرحله ۲: انتظار DMA برای درخواست از دستگاه ورودی/خروجی (دیسک)

کنترلر DMA، که اکنون جزئیات انتقال را در اختیار دارد، منتظر دریافت سیگنال درخواست DMA از دستگاه ورودی/خروجی (دیسک) می‌ماند. این سیگنال نشان می‌دهد که دستگاه آماده انتقال داده است.



چگونگی عملکرد DMA

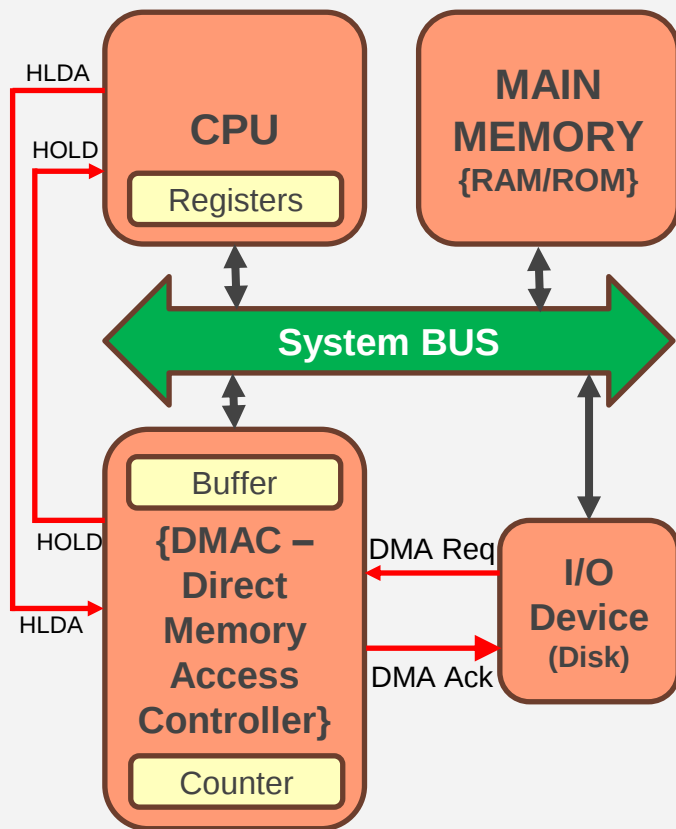


مرحله ۳: درخواست DMA برای کنترل گذرگاه سیستم

هنگامی که دستگاه ورودی/خروجی (دیسک) آمادگی خود را اعلام می‌کند، DMA با ارسال یک سیگنال درخواست نگهداری (Hold) از CPU، درخواست کنترل گذرگاه سیستم را می‌دهد. DMA برای تسهیل انتقال داده بین دستگاه ورودی/خروجی (دیسک) و حافظه اصلی به این کنترل نیاز دارد.



دسترسی مستقیم به حافظه (Direct Memory Access-DMA)

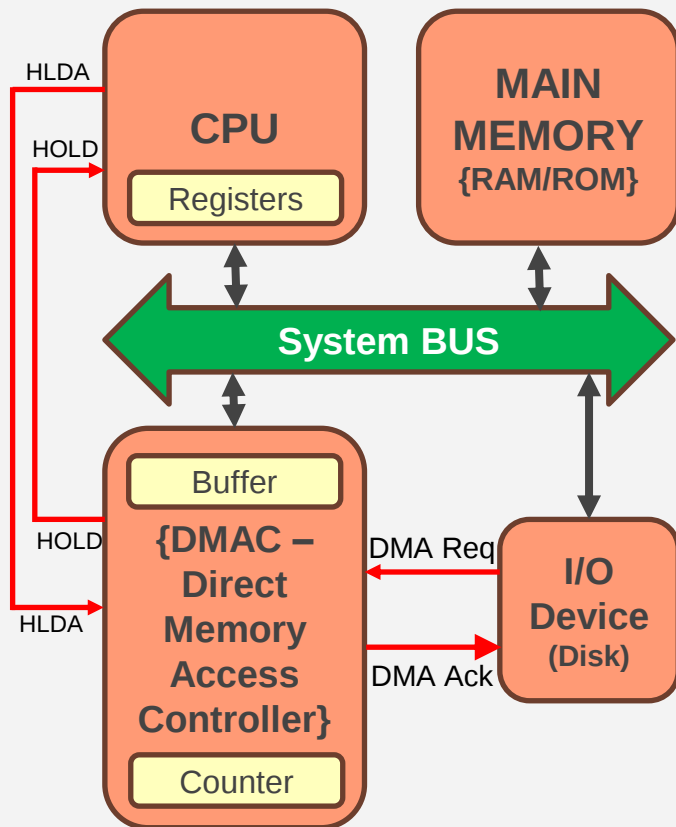


مرحله ۴: ارسال تأیید نگهداری توسط CPU

CPU در پاسخ به سیگنال نگهداری، یک تأیید نگهداری (Hold Acknowledgment) به کنترلر DMA ارسال می‌کند. این تأیید نشان می‌دهد که DMA می‌تواند کنترل گذرگاه سیستم را در اختیار بگیرد.



چگونگی عملکرد DMA



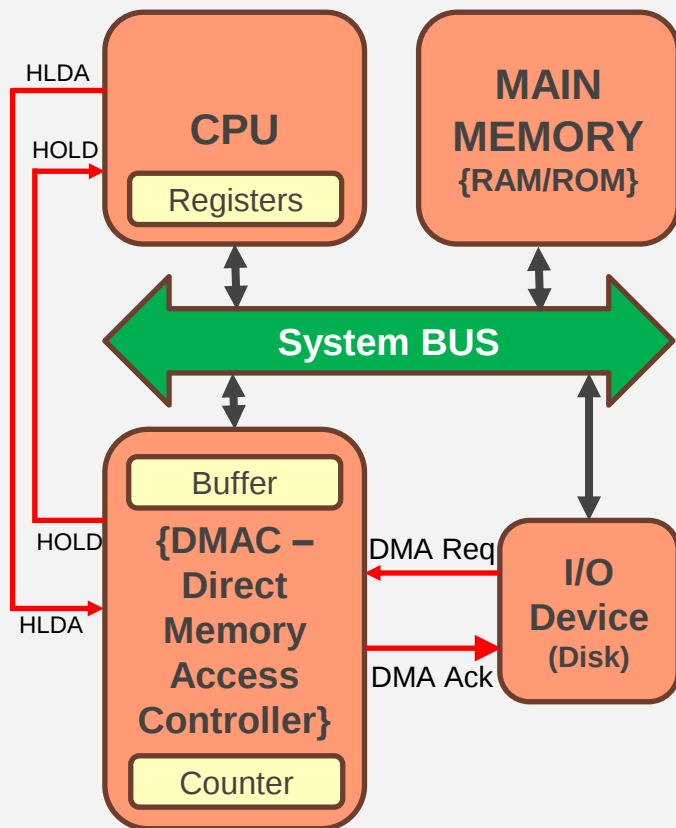
مرحله ۵: اطلاع DMA به دستگاه ورودی/خروجی

(دیسک) برای شروع انتقال

کنترلر DMA پس از دریافت تأیید نگه‌داری، یک تأیید DMA به دستگاه ورودی/خروجی (دیسک) ارسال می‌کند. این تأیید به دستگاه اجازه می‌دهد تا انتقال داده به بافر DMA را آغاز کند.



چگونگی عملکرد DMA



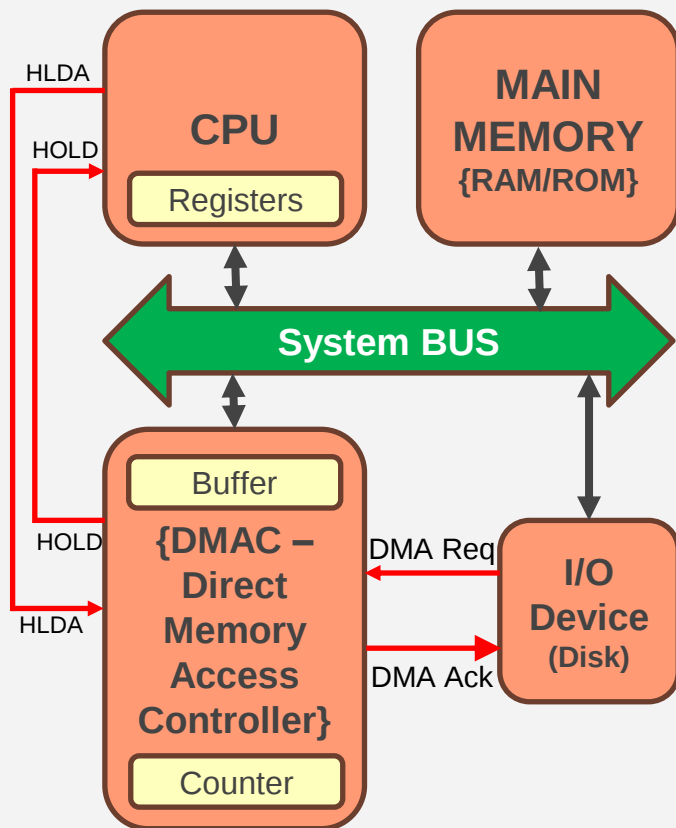
مرحله ۶: انتقال داده توسط دستگاه

ورودی/خروجی (دیسک) به بافر DMA

دستگاه ورودی/خروجی (دیسک) انتقال داده به بافر کنترلر DMA را آغاز می‌کند. این بافر داده را به‌طور موقت ذخیره می‌کند و باید پر شود تا DMA بتواند داده را به گذرگاه سیستم ارسال کند.



چگونگی عملکرد DMA



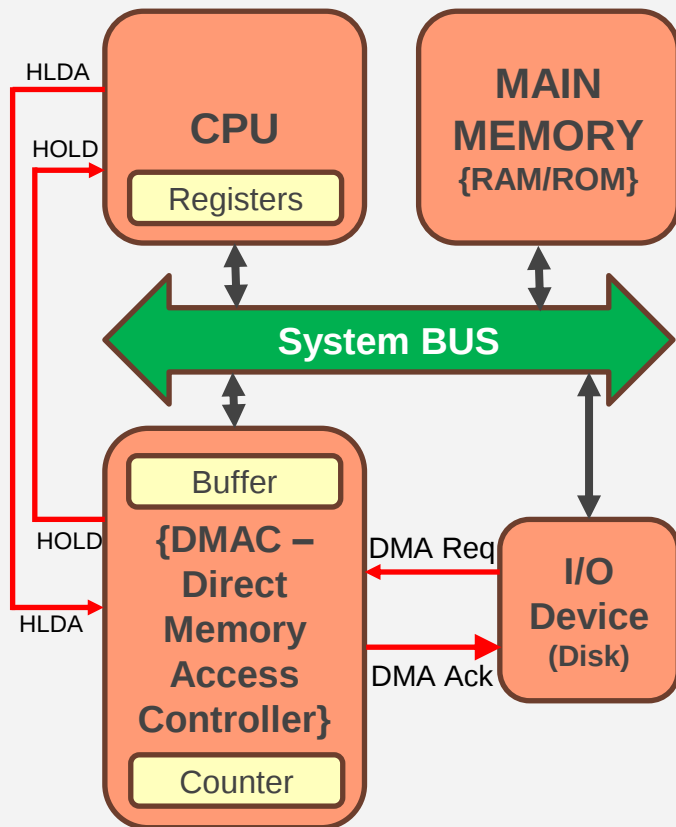
مرحله ۷: انتقال داده از بافر به گذرگاه سیستم

توسط DMA

پس از پر شدن بافر، DMA داده را از بافر به گذرگاه سیستم منتقل می‌کند.



چگونگی عملکرد DMA



مرحله ۸: انتقال داده از گذرگاه سیستم به حافظه

اصلی توسط DMA

همزمان با در دسترس قرار گرفتن داده روی گذرگاه سیستم، DMA آن را به حافظه اصلی در آدرس مشخص شده منتقل می‌کند. این فرآیند به صورت چرخه‌ای تکرار می‌شود تا تمامی داده‌ها منتقل شده و شمارنده به صفر برسد.



خلاصه مراحل انتقال داده بین حافظه و دستگاه I/O بواسطه DMA

خلاصه مراحل

۱. **دستور CPU:** یک دستور ورودی/خروجی تولید کرده و به DMA ارسال می‌کند.
۲. **آمادگی دستگاه:** DMA منتظر سیگنال درخواست DMA از دستگاه ورودی/خروجی (دیسک) می‌ماند.
۳. **درخواست گذرگاه سیستم:** DMA از طریق سیگنال نگهداری از CPU درخواست کنترل گذرگاه سیستم را می‌دهد.
۴. **تأیید نگهداری:** CPU کنترل گذرگاه سیستم را به DMA واگذار می‌کند.
۵. **تأیید DMA:** DMA به دستگاه ورودی/خروجی (دیسک) سیگنال شروع انتقال ارسال می‌کند.
۶. **انتقال به بافر:** دستگاه ورودی/خروجی (دیسک) داده را به بافر DMA منتقل می‌کند. بافر باید پر شود.
۷. **انتقال به گذرگاه سیستم:** DMA داده را از بافر به گذرگاه سیستم انتقال می‌دهد.
۸. **انتقال به حافظه اصلی:** DMA داده را از گذرگاه سیستم به حافظه اصلی انتقال می‌دهد.

این فرآیند ساختارمند امکان انتقال داده بدون دخالت مداوم CPU را فراهم کرده و عملکرد سیستم را بهینه می‌کند.



razeghizade@gmail.com

Razeghizade.pudica.ir

CREADITS: This presentation was created by M.Razeghizadeh
Please keep this slide for attribution